

 INSTITUTO SUPERIOR UNIVERSITARIO CENTRAL TÉCNICO MACROPROCESO: 01 FORMACIÓN PROCESO: 03 TITULACIÓN		VERSIÓN: 2.1 F. ELABORACIÓN: vi.20/04/2018 F. ÚLTIMA REVISIÓN: ma.04/05/2021
Código: REG.FO31.07 REGISTRO	01 TRABAJO DE TITULACIÓN PROYECTO TECNOLÓGICO / PROYECTO DE INVESTIGACIÓN SEGUIMIENTO DE ASESORÍA	Página 1 de 3

APELLIDOS Y NOMBRES: Simón Lora Egidio José
 CARRERA: Electrónica
 DIRECCIÓN: Parque de los Recuerdos Pájaro Marino Marín N°136
 TELÉFONO FIJO: 023463767 TELÉFONO:
 MÓVIL: 09169946535 CORREO: esimboral@istet.edu.ec
 TEMA DE TRABAJO DE INVESTIGACIÓN: Determinación de jitter y latencia en tráfico InterVLAN en dispositivo de capa 3

ASESOR DEL PROYECTO: Ing. Oscar Hernando

ACTIVIDADES:	FECHA DE REVISIÓN:	% DE AVANCE REVISADO:	OBSERVACIONES:	FIRMA DEL ESTUDIANTE:	FIRMA DEL ASESOR:
PERFIL:	17-03-22	25%	Consección de Programa de Investigación		
	18-03-22	25%	Consección del Objetivo Específicos		
	19-03-22	25%	Consección Metodos de Investigación		
	20-03-22	25%	Aprobación del PerM		
	SUMATORIA TOTAL:	100 %			
MARCO TEÓRICO / ARTÍCULO CIENTÍFICO	17-03-22	100%	Referencias bibliográficas determinación de jitter y latencia en tráfico Inter VLAN		
	SUMATORIA TOTAL:	100 %			

PROPUESTA TEÓRICA - PRACTICA:	21-03-22	100%	Análisis de paquetes capturados en Wireshark	11/11/22	21/04/2021
	SUMATORIA TOTAL:	100 %			
	10-03-22	100%	Propuesta de análisis de Jitter y latencia en Virtualización e implementación en dispositivos físicos	11/11/22	21/04/2021
BORRADOR:	21-03-22	100%	Entrega de borrador paper de terminación de Jitter y latencia	11/11/22	21/04/2021
	SUMATORIA TOTAL:	100 %			
	22-03-22	100%	Entrega final Archivo electrónico	11/11/22	21/04/2021
EMPASTADO / ENTREGA DE ARTÍCULO:	SUMATORIA TOTAL:	100 %			

COORDINADOR DE CARRERA

COORDINADOR TITULACIÓN

VICERRECTORADO